

PAT-NO: JP406175158A
DOCUMENT-IDENTIFIER: JP 06175158 A
TITLE: LIQUID CRYSTAL DISPLAY
PUBN-DATE: June 24, 1994

INVENTOR-INFORMATION:
NAME
INOUE, SATOSHI

ASSIGNEE-INFORMATION:
NAME COUNTRY
SEIKO EPSON CORP N/A

APPL-NO: JP04330711
APPL-DATE: December 10, 1992

INT-CL (IPC): G02F001/136, G02F001/1333 , H01L029/784
US-CL-CURRENT: 349/139, 349/FOR.129

ABSTRACT:

PURPOSE: To provide a liquid crystal display having an excellent image quality, improving a numerical aperture and simultaneously preventing the lowering of the contrast and the crosstalk.

CONSTITUTION: After depositing an insulation film on signal lines 510, 511, a pixel electrode 514 is formed, a numerical aperture is improved by superimposing the electrode on the signal lines 510, 511 and scanning lines 506, 507 and, consequently, the generation of cross-talk is

prevented by
avoiding the superposition of the pixel electrode 514 on
its own scanning line
506 itself when a BS pattern is eliminated by forming the
signal lines 510, 511
and the scanning lines 506, 507 using a light shielding
material. In addition,
the BS pattern is formed so as to close up the clearance
between the scanning
line 506 of its own stage and the pixel electrode 514 for
suppressing the
deterioration of contrast.

COPYRIGHT: (C)1994,JPO&Japio

(19)日本国特許庁(J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平6-175158

(43)公開日 平成6年(1994)6月24日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F 1/136	5 0 0	9018-2K		
1/1333		9225-2K		
H 0 1 L 29/784		9056-4M	H 0 1 L 29/ 78	3 1 1 A

審査請求 未請求 請求項の数7(全 6 頁)

(21)出願番号 特願平4-330711

(22)出願日 平成4年(1992)12月10日

(71)出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72)発明者 井上 聡

長野県諏訪市大和3丁目3番5号セイコー

エプソン株式会社内

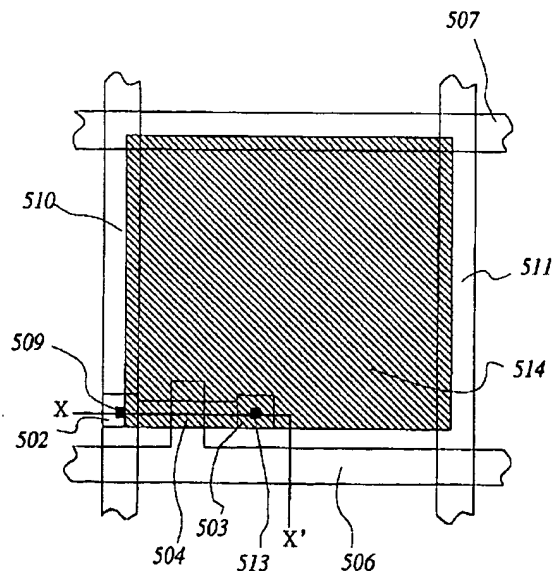
(74)代理人 弁理士 鈴木 喜三郎 (外1名)

(54)【発明の名称】 液晶表示装置

(57)【要約】

【目的】開口率を向上させると共に、コントラストの低下防止、クロストークの防止も同時に実現した、優れた画質の液晶表示装置を提供する。

【構成】本発明は、信号線上に絶縁膜を堆積した後画素電極を形成し、これを信号線や走査線と重ね合わせて、開口率の向上を図り、またこれら信号線や走査線を遮光性材料で形成する事で、BSパターンを省略しようとする場合に於て、画素電極を自段の走査線だけとは重ね合わせない様にし、これによってクロストークの発生を防止しようとするものである。加えて、BSパターンを自段の走査線と画素電極のすき間を塞ぐ様に形成して、コントラストの劣化を抑え様とするものである。



【特許請求の範囲】

【請求項1】基板上に平行に配置された複数の走査線と、第一の絶縁膜を介して前記走査線上に形成され、且つ前記走査線と直交して平行に配置された複数の信号線と、前記走査線と前記信号線の各交点に、前記信号線と接続されたソース領域、前記走査線と接続されたゲート電極、そしてドレイン領域とそれに接続された画素電極を具備した薄膜トランジスタが配置されているアクティブ・マトリックス型液晶表示装置に於て、前記画素電極は前記信号線上に形成された第二の絶縁膜上に形成されており、且つ前記画素電極は前記信号線、及び前段の前記信号線上と重なり合っている事を特徴とする液晶表示装置。

【請求項2】前記第一の絶縁膜と、前記第二の絶縁膜は異なる材料からなる事を特徴とする請求項1記載の液晶表示装置。

【請求項3】前記第二の絶縁膜は、有機絶縁膜である事を特徴とする請求項1記載の液晶表示装置。

【請求項4】前記第二の絶縁膜は、ポリイミド膜である事を特徴とする請求項1記載の液晶表示装置。

【請求項5】前記ドレイン領域と前記第二の絶縁膜上に形成された画素電極との接続は、前記第一の絶縁膜上に形成されたドレイン電極を介して行なわれている事を特徴とする請求項1記載の液晶表示装置。

【請求項6】前記信号線、及び前記走査線は遮光性材料からなる事を特徴とする請求項1記載の液晶表示装置。

【請求項7】前記画素電極と自段の前記走査線のすき間を塞ぐ如く、遮光性材料からなるパターンを形成する事を特徴とする請求項1記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は表示装置、特にアクティブマトリックス型の液晶ディスプレイに関するものである。

【0002】

【従来の技術】従来、2枚の基板間に液晶を挟持し、少なくとも一方の基板上にスイッチング素子を形成したアクティブマトリックス液晶表示装置の一画素部分は、たとえば図1、及び図1のX-X'間に於ける断面図である図2に示す様な構成となっている。ガラス、石英、サファイア等の基板11上に不純物を添加した多結晶シリコン等のN⁺シリコン薄膜からなるソース領域12・ドレイン領域13が形成されている。これらのソース領域12・ドレイン領域13の上側に接して、この両者を結ぶ様に多結晶シリコン等のシリコン薄膜からなるチャンネル領域14が設けられている。これら全体をシリコン酸化膜等の絶縁膜から成るゲート絶縁膜15が被覆しており、この上に金属、透明導電膜等から成るゲート電極兼走査線16が形成されている。この上に、シリコン酸化膜等の絶縁膜から成る層間絶縁膜17が被膜しており、

コンタクト・ホール18を介して、金属、透明導電膜等から成る信号線19、同じく画素電極20がソース領域12・ドレイン領域13に各々接続されている。この様に画素電極20と信号線19は同一平面上に形成するのが一般的であるが、この場合、画素電極20と信号線19の間は、ショートしない様に間隔を開ける必要がある。同様に画素電極20と走査線16の間もクロストークを防ぐ為に間隔を開けるのが普通である。この為、画素電極面積の減少、即ち開口率の低下が問題となる。加えて、コントラストの低下を防止する為に、画素電極以外の領域にブラック・ストライプ(BS)21と呼ばれる遮光膜を形成する場合には、画素電極とBSのアライメント余裕も必要となつて、開口率は更に低下してしまう。

【0003】その対策として、信号線を先に形成し、その上に絶縁膜を堆積した後、画素電極を形成する方法が提案されている。この方法を用いると、画素電極を信号線上にまで延ばす事が出来るので、大幅な開口率の向上が期待出来る。その一例を図3、及び図3のX-X'間に於ける断面図である図4に示す。ガラス、石英、サファイア等の基板31上に不純物を添加した多結晶シリコン等のN⁺シリコン薄膜からなるソース領域32・ドレイン領域33が形成されている。これらのソース領域32・ドレイン領域33の上側に接して、この両者を結ぶ様に多結晶シリコン等のシリコン薄膜からなるチャンネル領域34が設けられている。これら全体をシリコン酸化膜等の絶縁膜から成るゲート絶縁膜35が被覆しており、この上に金属、透明導電膜等から成るゲート電極、兼走査線36が形成されている。この上に、シリコン酸化膜等の絶縁膜から成る層間絶縁膜37が被膜しており、コンタクト・ホール38を介して、金属、透明導電膜等から成る信号線39がソース領域32と接続されている。この上に、第二の層間絶縁膜40が堆積され、第二のコンタクト・ホール41を介して、画素電極42がドレイン領域33と接続されている。

【0004】また、画素電極は信号線、走査線に延びており開口率を向上させている。更に、信号線、走査線を遮光性材料で形成する事で、BSパターンも省略できる。この方法を用いた場合、前述の様にクロストークの発生が危惧されるが、信号線上に堆積する絶縁膜を充分厚くする事で対応しようとしている。その意味から、この絶縁膜には、膜厚を厚くでき、また比較的誘電率の小さいポリイミドが用いられる。

【0005】

【発明が解決しようとする課題】しかし、従来技術には以下に述べるような課題があった。即ち、画素電極を信号線や走査線と重なり合わせる事でクロストークの発生が危惧されるのは、前述の通りであるが、特に自段の走査線の影響は顕著である。この為、信号線上に堆積する絶縁膜を充分厚くして、クロストークの発生を抑え様と

する試みは概ね有効であるが、自段の走査線の影響だけは完全には除去出来ない。

【0006】

【課題を解決するための手段】本発明は以上の様な問題を解決するものであり、信号線上に絶縁膜を堆積した後画素電極を形成し、これを信号線や走査線と重ね合わせて、開口率の向上を図り、またこれら信号線や走査線を遮光性材料で形成する事で、BSパターンを省略しようとする場合に於て、画素電極を自段の走査線だけとは重ね合わせない様にし、これによってクロストークの発生を防止しようとするものである。

【0007】加えて、BSパターンを自段の走査線と画素電極のすき間を塞ぐ様に形成して、コントラストの劣化を抑え様とするものである。

【0008】

【作用】本発明によって、開口率の向上、コントラストの低下防止、クロストークの防止が同時に実現でき、優れた画質の液晶表示装置の提供が可能となった。

【0009】

【実施例】

(実施例1) 本発明の実施例を図5、及び図5のX-X'間に於ける断面図である図6を用いて説明する。ガラス、石英、サファイア等の基板501上に不純物を添加した多結晶シリコン等のN⁺シリコン薄膜からなるソース領域502・ドレイン領域503が形成されている。これらのソース領域502・ドレイン領域503の上側に接して、この両者を結ぶ様に多結晶シリコン等のシリコン薄膜からなるチャネル領域504が設けられている。これら全体をシリコン酸化膜等の絶縁膜から成るゲート絶縁膜505が被覆しており、この上に金属、透明導電膜等から成るゲート電極、兼走査線506、507が形成されている。この上に、シリコン酸化膜等の絶縁膜から成る層間絶縁膜508が被膜しており、コンタクト・ホール509を介して、金属、透明導電膜等から成る信号線510、511がソース領域502と接続されている。この上に、第二の層間絶縁膜512が堆積され、第二のコンタクト・ホール513を介して、画素電極514がドレイン領域503と接続されている。また、画素電極は信号線510、511、走査線507上に延びており開口率を向上させているが、自段の走査線506上には、延びておらずこれによってクロストークを防いでいる。

【0010】(実施例2) 本発明の実施例を図7、及び図7のX-X'間に於ける断面図である図8を用いて説明する。ガラス、石英、サファイア等の基板701上に不純物を添加した多結晶シリコン等のN⁺シリコン薄膜からなるソース領域702・ドレイン領域703が形成されている。これらのソース領域702・ドレイン領域703に接して、この両者を結ぶ様に多結晶シリコン等のシリコン薄膜からなるチャネル領域704が設けられ

ている。これら全体をシリコン酸化膜等の絶縁膜から成るゲート絶縁膜705が被覆しており、この上に金属、透明導電膜等から成るゲート電極、兼走査線706、707が形成されている。この上に、シリコン酸化膜等の絶縁膜から成る層間絶縁膜708が被膜しており、コンタクト・ホール709を介して、金属、透明導電膜等から成る信号線710、711がソース領域702と、ドレイン電極712がドレイン領域703と接続されている。この上に、ポリイミド膜713が堆積され、第二のコンタクト・ホール714を介して、画素電極715がドレイン電極712と接続されている。また、画素電極は信号線710、711、走査線707上に延びており開口率を向上させているが、自段の走査線706上には、延びておらずこれによってクロストークを防いでいる。この様にして、アクティブ・マトリクス側が完成する。一方、対向基板716上にはBSパターン717、絶縁膜718、対向電極719が設けられ、アクティブ・マトリクス側基板と対向し、その間に液晶720が封入されている。この時、BSパターン717は画素電極715と自段の走査電極706とのすき間部分を塞ぐ如く形成されている。

【0011】

【発明の効果】本発明を用いる事により、開口率が大きく出来ると共に、コントラストの低下防止、クロストークの防止も同時に実現でき、優れた画質の液晶表示装置の提供が可能となった。

【図面の簡単な説明】

【図1】 従来型のアクティブマトリクス液晶表示装置に於ける一画素部分の例を表す図である。

【図2】 図1のX-X'間に於ける断面図である。

【図3】 従来型のアクティブマトリクス液晶表示装置に於ける一画素部分の他の例を表す図である。

【図4】 図3のX-X'間に於ける断面図である。

【図5】 本発明の実施例を示す、アクティブマトリクス液晶表示装置に於ける一画素部分の例を表す図である。

【図6】 図5のX-X'間に於ける断面図である。

【図7】 本発明の他の実施例を示す、アクティブマトリクス液晶表示装置に於ける一画素部分の例を表す図である。

【図8】 図7のX-X'間に於ける断面図である。

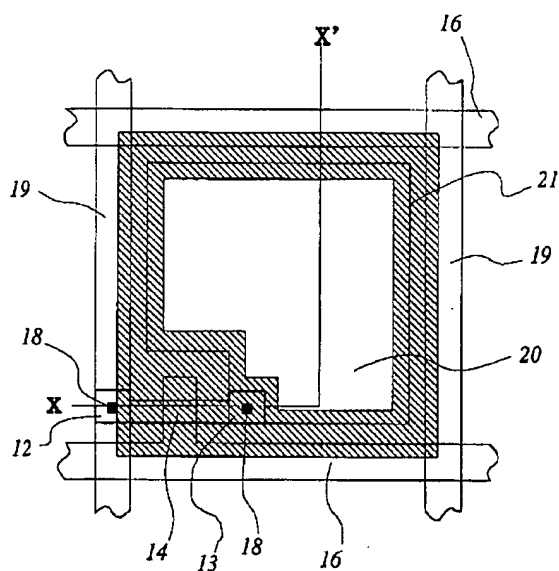
【符号の説明】

11, 31, 501, 701・・・基板
12, 32, 502, 702・・・ソース領域
13, 33, 503, 703・・・ドレイン領域
14, 34, 504, 704・・・チャネル領域
15, 35, 505, 705・・・ゲート絶縁膜
16, 36, 506, 507, 706, 707・・・ゲート電極及び走査線
17, 37, 508, 708・・・層間絶縁膜

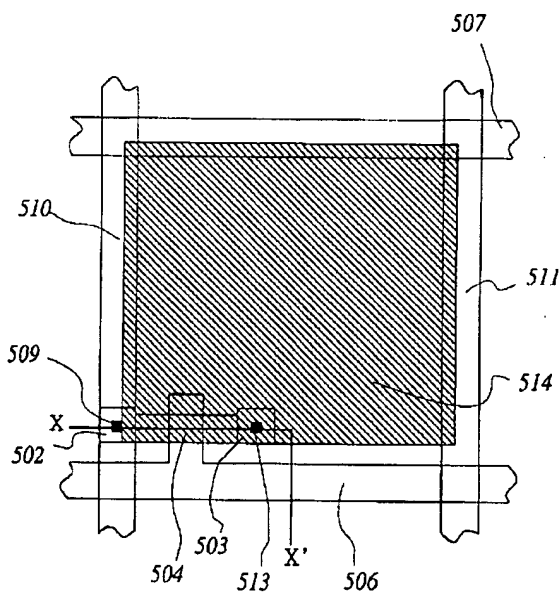
5
 18, 38, 509, 709・・・コンタクト・ホール
 19, 39, 510, 511, 710, 711・・・信号線
 713・・・ポリイミド膜
 20, 42, 514, 715・・・画素電極
 40, 512・・・第二の層間絶縁膜
 41, 513, 714・・・第二のコンタクト・ホール

6
 712・・・ドレイン電極む
 21, 717・・・BSパターン
 24, 716・・・対向基板
 23, 718・・・絶縁膜
 22, 719・・・対向電極
 25, 720・・・液晶

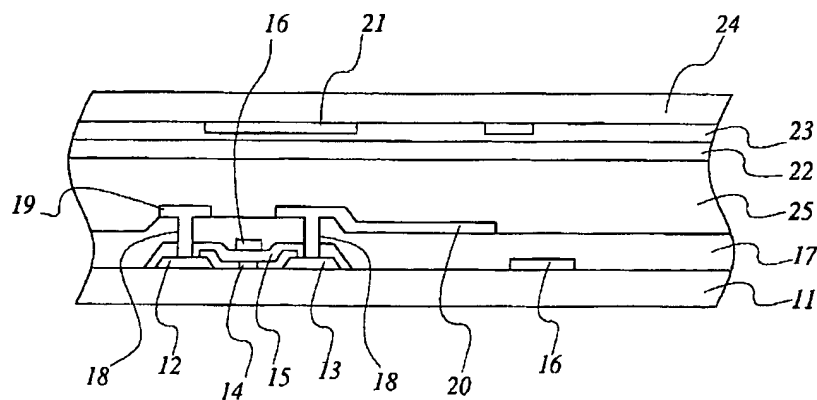
【図1】



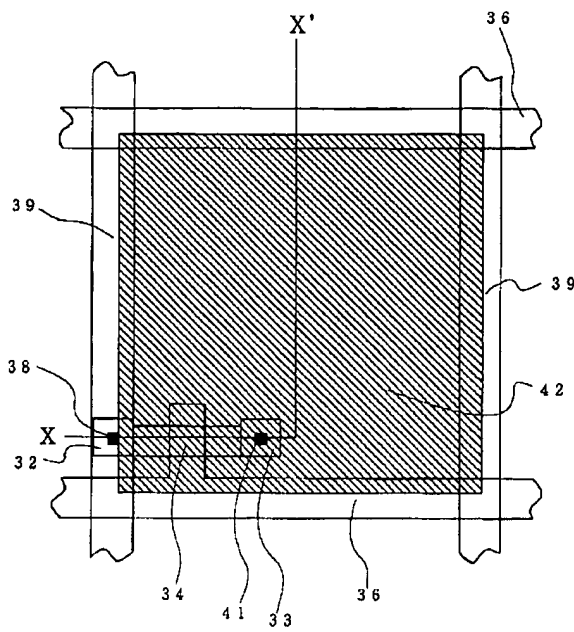
【図5】



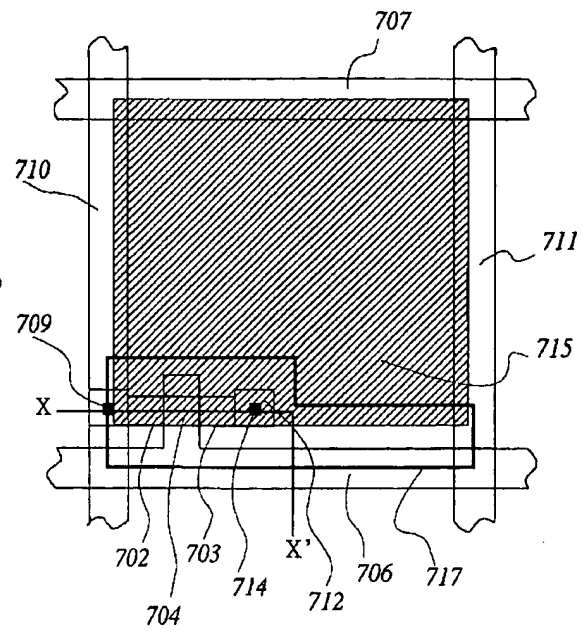
【図2】



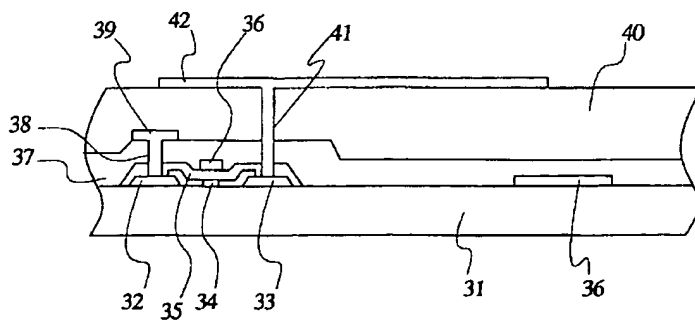
【図3】



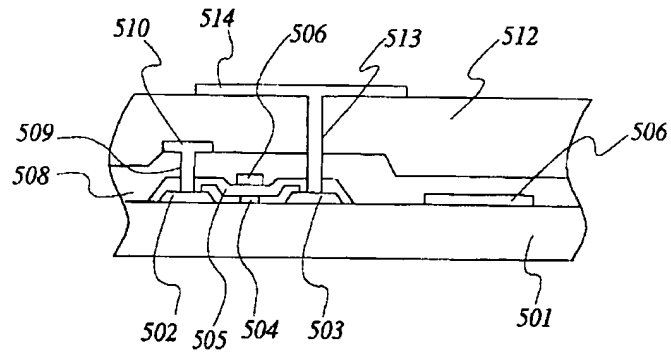
【図7】



【図4】



【図6】



【図8】

